(19)日本国特許庁(JP)

(12) 特許公報(B2)

(11)特許番号

第2621623号

(45)発行日 平成9年(1997)6月18日

(24) 安敷口 半成3 半(133) / 4 月 4 0

(51) Int.Cl.6		識別記号	庁内整理番号	FΙ			技術表示箇所
H01L	39/22	ZAA		H01L	39/22	ZAAD	
G 0 1 R	33/035	ZAA		G 0 1 R	33/035	ZAA	

請求項の数4(全7頁)

(21)出願番号	特願平2-262019	(73)特許権者	9999999999 ダイナン工業##予会社
(22)出願日	平成2年(1990)9月30日		クイキン工業株式会社 大阪府大阪市北区中崎西2丁目4番12号 梅田センタービル
(65)公開番号 (43)公開日	特開平4-214684 平成4年(1992)8月5日	(72)発明者	上田 智章 滋賀県草津市岡本町字大谷1000番地の2 ダイキン工業株式会社滋賀製作所内
		(72)発明者	木戸 照雄 滋賀県草津市岡本町字大谷1000番地の2 ダイキン工業株式会社滋賀製作所内
		(74)代理人	弁理士 津川 友士
		審査官	西脇(博志
		(56)参考文献	特開 昭61-182282(J P, A) 特開 平2-150786(J P, A) 実開 昭54-54281(J P, U)

(54) 【発明の名称】 スクイド

(57)【特許請求の範囲】

【請求項1】基板(1)上に、軸心が基板(1)と平行 になるようにSQUIDループ(2)、モジュレーション・ コイル(3)およびインプット・コイル(4)を配置し てあり、SQUIDループ(1)に対する配線(2a)がSQUID ループ(2)の軸心と平行かつ基板(1)と平行に設け られてあることを特徴とするスクイド。

1

【請求項2】インプット・コイル(4)の所定位置にタ ップ(4b)が設けられてある上記特許請求の範囲第1項 に記載のスクイド。

【請求項3】基板(1)上に、軸心が基板(1)と平行 になるようにSQUIDループ(2)、モジュレーション・ コイル(3)およびインプット・コイル(4)を配置し てあり、インプット・コイル(4)の所定位置にタップ (4b)が設けられてあることを特徴とするスクイド。 2

【請求項4】SQUIDループ(2)、モジュレーション・ コイル(3)およびインプット・コイル(4)を包囲す る超伝導シールド(5)が基板(1)上に一体的に設け られてある上記特許請求の範囲第1項から第3項の何れ かに記載のスクイド。

【発明の詳細な説明】

< 産業上の利用分野 >

この発明は超伝導ループの所定箇所にジョセフソン接 合部(以下、JJと略称する)が形成されているととも

10 に、JJが形成された超伝導ループ(以下、SQUIDループ と称する)に効率よく磁束を導くインプット・コイルお よび外部磁束の変動を補償する磁束を超伝導ループに与 えるモジュレーション・コイルが配置されてなる基本的 構成を有し、かつ全体が基板上に集積化されたSQUID (超伝導量子干渉素子、Superconducting Quantum Inte rference Device)に関する。

< 従来の技術、および発明が解決しようとする課題> 従来から非常に高感度の磁束検出を行なうことができ るという特質に着目して、種々の分野でSQUIDが応用さ れている。また、SQUIDには、ジョセフソン接合(以 下、JJと略称する)を1つだけ有するrf-SQUIDと、JJ を2つ有するdc-SQUIDとがあり、従来はrf-SQUIDが一 般的に用いられていたが、最近では半導体製造技術が進 歩して特性が揃った2つのJJが得られるようになってき たので、磁束検出感度が高いdc-SQUIDが広く用いられ るようになってきた。

第7図はdc - SQUID磁束計の原理を説明する電気回路 図であり、超伝導ループ(51)の所定箇所に2つのJ (52)が形成されているとともに、2つのJJ(52)を挟 んで超伝導ループ(51)にバイアス電流を供給してい る。そして、測定対象の磁束を検出するためのピックア ップ・コイルと接続されたインプット・コイル(53)を 超伝導ループ(51)に近接させて設けている。尚、(5 4)は磁束ロック・ループ動作を行なわせるためのモジ ューレーション・コイルである。

第8図(A)は従来のSQUIDの構成を示す平面図、同 図(B)は縦断面図であり、インプット・コイル(53) と超伝導ループ(51)とJJ(52)とが積層形成されてい る。尚、(55)は配線、(56)は層間絶縁である。

上記の構成のSQUIDであれば、インプット・コイル(5 3)と超伝導ループ(51)とを接近させることができる ので、インプット・コイル(53)から超伝導ループ(5 1)への磁束伝達効率が高くなるという利点を有するこ とになる。

この構成のSQUIDは、チップの外径寸法を小さくする ために最小線幅でインプット・コイルを設計していると ともに、SQUIDループの下にインプット・コイルが積層 されている関係上、タップの取り出しが殆ど不可能であ り、しかも、伝送効率を最大にするためには、外部環境 条件を考慮する必要がある外付けのピックアップ・コイ ルの設計に応じて渦巻き型のインプット・コイル(53) のインダクタンスLを最適値にする必要があるので、ピ ックアップ・コイルに合せてターン数が異なるSQUIDを 作成するようにしている。この結果、インプット・コイ ルのターン数に応じたマスク・パターンを準備する必要 があるので、設計工数および製造工数が増大する。ま た、インプット・コイルのターン数に応じてチップの大 きさが異なり、各大きさのチップに対応してパッケージ を準備しておかなければならず、コスト・アップ、製造 効率の低下、信頼性の低下等を招いてしまう。

また、SQUIDは電磁ノイズに弱いのであるから、生体 磁場のような微弱磁場の測定を行なう場合には、磁場計 測精度を高めるためにニオブ管を用いた超伝導シールド に収容されるのであるが、ニオブ管を用いた超伝導シー ルドは熱容量が大きいので、液体へリウムを用いた冷却 50 4

システムにおいては液体ヘリウムの消耗量が著しく多く なり、冷凍機を用いた冷却システムにおいてはクール・ ダウンに長時間を要することになる。この点を考慮し て、SQUIDの構造を眼鏡型とすることにより外部磁場の 影響をキャンセルし、超伝導シールドを不要とすること が提案されているが、クール・ダウン時に外部磁場にさ らされるため磁束トラップを引き起し易いという不都合 がある。

さらに、SQUIDの各層を形成するに当って層間絶縁が 10 必須であるが、層間絶縁お形成するに当ってSQUIDの特 性劣化を防止しなければならない関係上、高温の膜形成 プロセスを採用できず、良好な層間絶縁膜を得ることが できないのみならず、層数が増加すると良好な平坦化を 達成できなくなるので微細加工が困難になり、あえて微 細加工を行なおうとすれば断線等が生じる結果、SQUID を製造する場合の歩留りが低下してしまう。

< 発明の目的 >

30

この発明は上記の問題点に鑑みてなされたものであ り、歩留りを向上させることができる新規な構成のSQUI 20 Dを提供することを第1の目的とし、チップ・サイズを 変更することなくインダクタンスの変更を簡単に達成で きるSQUIDを提供することを第2の目的とし、超伝導状 態にするために必要な冷凍能力を小さくできるSQUIDを 提供することを第3の目的としている。

<課題を解決するための手段>

上記の目的を達成するための、特許請求の範囲第1項 に係るSQUIDは、基板上に、軸心が基板と平行になるよ うにSQUIDループ、モジュレーション・コイルおよびイ ンプット・コイルを配置してあり、SQUIDループに対す る配線がSQUIDループの軸心と平行かつ基板と平行に設 けられてある。

但し、インプット・コイルの所定位置にタップが設け られてあることが好ましい。

特許請求の範囲第3項に係るSQUIDは、基板上に、軸 心が基板と平行になるようにSQUIDループ、モジュレー ション・コイルおよびインプット・コイルを配置してあ り、インプット・コイルの所定位置にタップが設けられ てある。

作成するようにしている。この結果、インプット・コイ 但し、SQUIDループ、モジュレーション・コイルおよ ルのターン数に応じたマスク・パターンを準備する必要 40 びインプット・コイルを包囲する超伝導シールドが基板 があるので、設計工数および製造工数が増大する。ま 上に一体的に設けられてあることが好ましい。 た、インプット・コイルのターン数に応じてチップの大 <作用 >

> 以上の構成のSQUIDであれば、基板上に、軸心が基板 と平行になるようにSQUIDループ、モジュレーション・ コイルおよびインプット・コイルを配置してあるので、 SQUIDループ、モジュレーション・コイル、インプット ・コイルを積層する必要がなく、これらの間の絶縁が、 積層する場合の層間絶縁と比較して簡単に形成できると ともに、平坦化処理が不要になるので、SQUIDを製造す る場合の歩留りを向上させることができる。また、これ

らの間隔についても、半導体プロセスにおけるパターニ ング技術を適用することにより積層構造の場合と同程度 の間隔にでき、良好なSQUID特性を達成できる。

さらに、インプット・コイルが必要ターン数だけ基板 と平行に形成されているのであるから、基板上に渦巻き 上に巻回されたインプットコイルと異なり、必要に応じ て予め簡単にタップを形成しておくことができる。

さらにまた、比較的大きい基板上に複数個のSQUIDを 所定間隔で製造することができる。

そして、SQUIDループに対する配線がSQUIDループの軸 心と平行かつ基板と平行に設けられてある場合には、配 線を流れる電流により作られる磁場が基板上に形成され たSQUIDに干渉するという不都合を確実に防止でき、SQU ID特性を一層良好にできる。

また、インプット・コイルの所定位置にタップが設け られてある場合には、タップを選択することにより簡単 にインプット・コイルのターン数を変更することがで き、外付けのピックアップ・コイルのインダクタンスに 応じて最適のターン数を選択できるので、ピックアップ ・コイルに応じて異なるSQUIDを使用しなければならな いという不都合を解消できる。

さらに、SQUIDループ、モジュレーション・コイルお おびインプット・コイルを包囲する超伝導シールドが基 板上に一体的に設けられてある場合には、特別にニオブ 管を用いた超伝導シールドにSQUIDを収容する必要がな く、クール・ダウンに必要な冷凍能力を小さくできる。 そして、基板上に複数個のSQUIDを形成した場合におけ るSQUID相互の干渉を確実に排除できる。

<実施例>

以下、実施例を示す添付図面によって詳細に説明す る。

第1図はこの発明のSQUIDの一実施例を示す概略斜視 図であり、基板(1)上に、基板(1)と直角な面内に 位置するSQUIDループ(2)が形成されているととも に、SQUIDループ(2)と平行にモジュレーション・コ イル(3)が形成さっれており、さらに、SQUIDループ (2)およびモジュレーション・コイル(3)と実質的 に平行な複数個のループを直列接続してなるインプット ・コイル(4)が形成されている。そして、これらSQUI $D \mu - \mathcal{J}(2), E \mathcal{J}_{2} - \mathcal{J}_{3} - \mathcal{J}_{4}$ びインプット・コイル(4)同志の間隔は、モジュレー ション・コイル(3)、インプット・コイル(4)によ リそれぞれ発生される磁束を効率よくSQUIDループ (2)に導き得る値に設定されている。また、SQUIDル ープ(2)に対する配線(2a)は、SQUIDループ(2) により形成される平面と直角、かつ基板(1)と平行な 方向に引き出され、モジュレーション・コイル(3)、 インプット・コイル(4)に対する配線(3a)(4a) は、各コイルの軸線と直角、かつ基板(1)と平行な方 向に引き出され、配線を流れる電流により発生される磁 50 場がSQUIDに影響を及ぼさないようにしている。

第2図は第1図の構成のSQUIDの製造工程を説明する 図であり、SQUIDループを製造する部分のみに示してい る。

先ず、同図(A)に示すように、Si基板(1)上に電 子ビーム蒸着等により20~30nmの膜厚のMg0膜(11)を エッチング・ストッパとして形成し、その上に、スパッ タリング等により0.2~0.3µmの膜厚のNb膜(12)、30 の膜厚のAI膜(13)および0.3µmの膜厚のNb膜(1

10 4)をこの順に形成する。そして、上側のNb膜(14)の 端部所定位置にフォト・レジスト膜(15)を形成した状 態で、先ず200mTorrのCF4ガスを用いて、電力100Wのマ イクロ波のよりプラズマを発生させ反応性イオン・エッ チング(以下、RIEと略称する)を行なってNb膜(14) の中央部を除去し(同図(B)参照)、電子ビーム蒸着 等により上記除去部分に0.5µmの膜厚のSi0膜(16)を 形成した後、フォト・レジスト膜(15)を除去する(同 図(C)参照)。その後、残ったNb膜(14)および除去 部分に形成されたSi0膜(16)を覆うように1µmの膜 厚のPb/In膜(17)を形成し、最後にPb/In膜(17)を覆 うように1µmの膜厚のSi0膜(18)を形成する(同図) (D)参照)。

以上の工程によりSi基板(1)上に、Nb膜(12)、AI 膜(13)、Nb膜(14)およびPb/In膜(17)からなるSQU IDループ(2)を形成できる。尚、SQUIDループ(2) に対する配線(2a)は、例えば、Nb膜(12)およびPb/I n膜(17)をSQUIDループ(2)と直角、かつ基板(1) と平行に、モジュレーション・コイル(3)と反対側に 延長形成することにより簡単に一体形成できる(第3図 30 参照)。

尚、モジュレーション・コイル(3)およびインプッ ト・コイル(4)については、Nb膜(12)(14)でAI膜 (13)を挟み込んだ構成の」が不要であるから、例えば 全体をPb/In膜により形成すればよい。

上記構成のSQUIDであれば、SQUIDループ(2)とイン プット・コイル(4)とを積層していないのであるから 平坦化処理が不要となり、歩留りを向上できる。また、 配線(3a)(4a)がそれぞれモジュレーション・コイル (3)、インプット・コイル(4)と直角に形成されて 40 いるのであるから、これら配線(3a)(4a)を流れる電

流により生じる磁場がSQUIDに悪影響を及ぼすという不 都合を解消できる。

< 実施例 2 >

第4図はこの発明SQUIDの他の実施例を示す概略斜視 図であり、第1図に示すSQUIDと異なる点は、インプッ ト・コイル(4)の所定位置にタップ(4b)が形成され ている点のみである。

この実施例におけるインプット・コイル(4)は第1 図の実施例と同様に軸心がSi基板(1)と平行になるよ うに形成されているのであるから、基板上に渦巻き状に

20

インプット・コイルが形成されている従来例と異なり、 所望位置に簡単にタップ(4b)を形成することができ る。尚、第4図には1つのタップ(4b)しか示していな いが、必要に応じて複数個のタップ(4b)を形成してお くことが可能である。

したがって、外部環境等を考慮して設計されるピック アップ・コイルのインダクタンスとマッチングするイン ダクタンスとなるようにタップ(4b)を選択してピック アップ・コイルとインプット・コオイルとの間に伝送効 率を最大にできる。この結果、インプット・コイル (4)のターン数が異なる多数種類のSQUIDを予め製造 しておく必要がなくなり、チップ・サイズを統一するこ とが可能となる。

< 実施例3>

第5図はこの発明SQUIDのさらに他の実施例を示す概 略縦断図であり、第4図に示すSQUIDと異なる点は、SQU $ID \mu - \mathcal{J}(2)$ 、モジュレーション・コイル(3)およ びインプット・コイル(4)を包囲する超伝導シールド (5)を一体的に形成した点のみである。

第6図は第5図の構成のSQUIDの製造工程を説明する 図であり、SQUIDループを製造する部分のみを示してい る。

先ず、Si基板(1)上に20~30nmの膜厚のMg0膜(1 9)を形成した後、0.2~0.3µmの膜厚のNb膜(20)お よび0.5µmの膜厚のSi0膜(21)をこの順に形成する (第6図(A)参照)。

その後、同図(B)から同図(E)に示すようにSQUI Dループ(2)を形成する。尚、同図(B)から同図 (E)の工程は第2図(A)から第2図(D)の工程と 同様であるから説明を省略する。

その後は、Si0膜(18)の表面にフォト・レジスト膜 (23)を形成しておいて、20mTorrのCF4ガスを用いて、 電力100Wのマイクロ波によりプラズマを発生させてRIE を行なってSiO膜(16)(18)を除去し、さらにMqO膜 (11)をりん酸水溶液で化学的に除去し、その後、再度 SiO膜(21)を前述のRIEにより除去することによりNb膜 (20)を露呈させ(同図(F)参照)、フォト・レジス ト膜(23)を除去した後に、Si0膜除去部分およびSi0膜 (18)の表面にPb/In膜(24)を形成する(同図(G) 参照)。

この結果、SQUIDループ(2)は、Nb膜(20)およびP b/In膜(24)からなる超伝導シールド(5)により包囲 された状態になる。そして、得られた超伝導シールドは 膜厚が著しく薄い関係上、熱容量が小さく、短時間でク ール・ダウンを達成できるとともに、必要な冷凍能力が 小さくてすむ。

さらに、Si基板(1)上に形成されたSQUID毎に超伝 導シールドで包囲されているのであるから、単一の基板 上に複数個のSQUIDを形成することができ、この場合に おけるSQUID相互間の干渉を確実に防止できる。

8

尚、この発明は上記の実施例に限定されるものではな く、例えば、超伝導材料として酸化物超伝導材料等を用 いることが可能であるほか、ボンディング・オプション を採用することによるターン数の設定を行なうことが可 能であり、その他、この発明の要旨を変更しない範囲内 において種々の設計変更を施すことが可能である。

<発明の効果>

第1の発明は、SQUIDループとモジュレーション・コ イルとインプット・コイルとを積層することなく基板上 に並べているので、平坦化処理を不要にでき、SQUID製 10 造に当っての歩留りを向上させることができるととも

に、配線を流れる電流により生じる磁場がSQUIDに影響 を及ぼすという不都合を確実に解消できるという特有の 効果を奏する。

第2の発明は、第1の発明の効果に加え、インプット ・コイルのターン数を簡単に変更することができ、SQUI Dの汎用性を高めることができるとともに、チップ・サ イズ、パッケージを統一することができるという特有の 効果を奏する。

20 第3の発明は、SQUIDループとモジュレーション・コ イルとインプット・コイルとを積層することなく基板上 に並べているので、平坦化処理を不要にでき、SQUID製 造に当っての歩留りを向上させることができるととも に、インプット・コイルのターン数を簡単に変更するこ とができ、SQUIDの汎用性を高めることができるととも に、チップ・サイズ、パッケージを統一できるという特 有の効果を奏する。

第4の発明は、第1の発明からは第3の発明の何れか の効果に加え、超伝導シールドの熱容量を著しく小さく

でき、クール・ダウンの所要時間を短縮できるとともに 30 冷凍能力を小さくでき、さらにSQUID相互の干渉を防止 できるので、同一チップ上に複数のSQUIDを製造するこ とができるという特有の効果を奏する。

【図面の簡単な説明】

第1図はこの発明のSQUIDの一実施例を示す概略斜視 义.

第2図は第1図の構成のSQUIDの製造工程を説明する 义、

第3図はSQUIDループに対する配線を示す平面図、

40 第4図はこの発明のSQUIDの他の実施例を示す概略斜視 図、

第5図はこの発明のSQUIDのさらに他の実施例を示す概 略縦断面図、

第6図は第5図の構成のSQUIDの製造工程を説明する 図、

第7図はdc - SQUID磁束計の原理を説明する電気回路 义.

第8図(A)は従来のSQUIDの構成を示す平面図、 同図(B)は縦断面図。

50 (1).....Si基板、(2).....SQUIDループ、(2a)(3)

10



【第2図】

9



【第5図】















(B)



【第6図】

